

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-55026

(43)公開日 平成9年(1997)2月25日

(51) Int.Cl.⁶

識別記号

室内整理番号

FI

技術表示箇所

G 1 1.B 20/10

301

7736-5D

G 1 1 B .. 20/10

3 0 1 Z

【請求項1】 前記第1のデータは、前記第1のデータに前記第2のデータが重畳して生成されたデジタルオーディオデータであるデジタルオーディオデータ生成手段。

読者アンケートダイオウ生収手帳の、まづり完成した。

(21)出願番号 特願平7-222750

(22)出願日 平成7年(1995)8月9日

1. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，
 2. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，
 3. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，
 4. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，
 5. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，
 6. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，
 7. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，
 8. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，
 9. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，
 10. 在 1990 年 1 月 1 日以前，凡在 1989 年 12 月 31 日以前，

「全労連」は、このように主張する。だが、労働組合の代表者として、
「全労連」が主張していることは、決して誤りではない。むしろ、
「全労連」が主張していることは、決して誤りではない。むしろ、
「全労連」が主張していることは、決して誤りではない。むしろ、

(全労連) 未請求日請求項の数67デフD'成(全92頁)

~~（この表は、本邦の主要な産業の生産額を示すものである。）~~

(71)出願人: 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 西尾 文孝

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

(72) 発明者

小倉 康弘
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74) 代理人：弁理士 脇 篤夫 (外1名)

1. 本報為便利讀者起見，特在報社內設有「讀者信箱」，歡迎讀者來信。凡有關於本報之建議、批評、投訴、或任何與本報有關之事項，均可寄信至本報編輯部，我們將竭誠為您服務。

(54)【発明の名称】 記録媒体、記録装置、及び再生装置

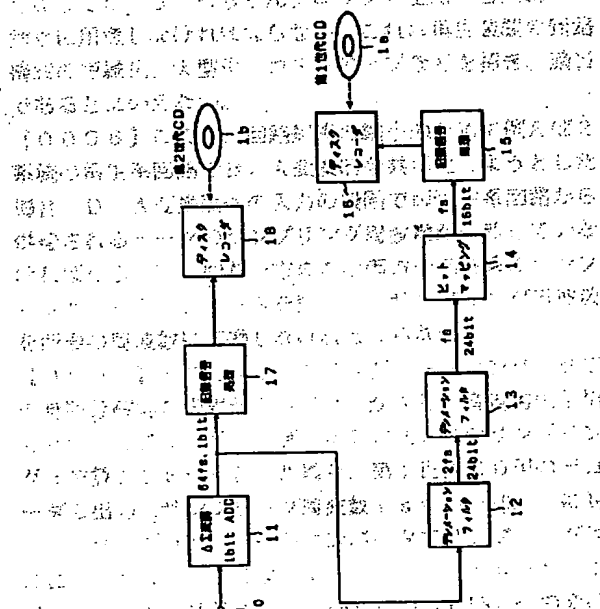
[illegible]

【課題】 第1世代C・Dとの互換性を考慮に入れたうえで、不都合な点を解消した第2世代C・D、及びそれに対応する記録装置、再生装置を提供する。

【解決手段】 サンプリング周波数として44.1kHzのn倍(ただしnは整数)の周波数が用いられてデジタルデータ化されたオーディオ信号を記録する。またこのデジタルデータ化されたオーディオ信号は、1ビットで $\Delta\Sigma$ 変調された信号とする。

6700 6800 6900 7000 7100 7200 7300 7400 7500
7600 7700 7800 7900 8000 8100 8200 8300 8400

1952年12月12日，在“新華日報”上，刊登了“關於我國的國情”一文，文中指出：我國是一個農業國，農業是我國經濟的基礎，也是我國人民生活的基礎。因此，我們必須重視農業，發展農業，使農業生產得到迅速的增長，以滿足人民生活的需要，並為工業的發展提供原料和資金。



けるデコードに用いる周波数のクロックCK1とされ、第1世代CDデコーダ28に供給される。第2世代CDデコーダ29からはサンプリング周波数 $64fs$ 、1ビットのデジタルオーディオ信号がデコード出力され、スイッチ32のT₂端子に供給される。

【0030】また第1世代CDデコーダ28からはサンプリング周波数 fs 、16ビットのデジタルオーディオ信号がデコード出力されるが、オーバーサンプリングデジタルフィルタ30及び $\Delta\Sigma$ 変調回路31により、サンプリング周波数 $64fs$ 、1ビットのデジタルオーディオ信号とされる。そしてスイッチ32のT₁端子に供給される。

【0031】スイッチ32の出力は1ビットD/A変換器33に供給されてアナログオーディオ信号とされ、端子34から出力される。1ビットD/A変換器33にはオシレータ23からのクロックCK2、つまり第2世代CDデコーダ29に対するクロックと同じクロックが供給される。

【0032】ディスク判別部22は、装着されているディスク1が第1世代CD1aであるか第2世代CD1bであるかを判別する部位となる。この判別はディスク最内周側に記録されているTOCデータを読み込むことによって可能である。ディスク判別部22は、判別結果に応じてスイッチ32及び分周器24の分周比をコントロールすることになる。

【0033】このような再生装置の動作について説明する。まず再生されるディスク1が第2世代CD1bであった場合を考える。最初にディスク1のTOCデータからディスク判別部22が第2世代CD1bであることを判別すると、分周器24における分周比を第2世代CD1bに対応した値に設定する。またスイッチ32をT₂端子に接続させる。

【0034】分周器24における分周比が第2世代CD1bに対応した値に設定されることにより、モータコントローラ25におけるCLVサーボに用いる基準クロックCKsの周波数が第2世代CD1bに対応する周波数となる。つまりディスク1は第2世代CD1bに対応する線速度で回転駆動される。このときピックアップ21により抽出されたビット情報は第2世代CDデコーダ29によってデコード処理されることで、 $64fs/1$ ビットのデジタルオーディオ信号がデコードされる。このときスイッチ32はT₂端子に接続されているため、 $64fs/1$ ビットのデジタルオーディオ信号は1ビットD/A変換器33に供給され、アナログオーディオ信号とされる。

【0035】次に、再生されるディスク1が第1世代CD1aであった場合を考える。最初にディスク1のTOCデータからディスク判別部22が第1世代CD1aであることを判別すると、分周器24における分周比を第1世代CD1aに対応した値に設定する。またスイッチ

32をT₁端子に接続させる。

【0036】分周器24における分周比が第1世代CD1aに対応した値に設定されることにより、モータコントローラ25におけるCLVサーボに用いる基準クロックCKsの周波数が第1世代CD1aに対応する周波数となる。つまりディスク1は第1世代CD1aに対応する線速度で回転駆動される。このときピックアップ21により抽出されたビット情報は第1世代CDデコーダ28によってデコード処理されることで、 $fs/16$ ビットのデジタルオーディオ信号がデコードされる。この $fs/16$ ビットのデジタルオーディオ信号は、クロックCK2により動作するオーバーサンプリングフィルタ30及び $\Delta\Sigma$ 変調回路31により $64fs/1$ ビットのデジタルオーディオ信号とされる。そしてスイッチ32はT₁端子に接続されているため、その $64fs/1$ ビットのデジタルオーディオ信号は1ビットD/A変換器33に供給され、アナログオーディオ信号とされる。

【0037】このような再生装置によれば、第2世代CD1bを再生することにより、 $64fs$ による非常に高音質な音声データの再生を行なうことができる。また、第2世代CD1bのサンプリング周波数が第1世代CD1aのサンプリング周波数の整数倍とされていることにより、図3に示す如く、クロック系、再生系についてさほど複雑な構成としなくともコンパチビリティを備えた再生装置を実現できることになる。

【0038】つまり、まずクロック系に関しては、第1世代CD1aと第2世代CD1bでサンプリング周波数の比が整数比となっていることにより、オシレータ23から出力されるクロックを共用できる。即ちオシレータを複数備えなくとも分周器により必要な周波数のクロックを容易に生成できることになる。これによって互いに独立した2つのマスタークロック系を構築する必要はなく、クロック系の回路構成を簡易なものとすることができる。

【0039】また、再生系については、1ビットD/A変換器33を共用することができ、これによって再生系回路も簡易な構成とすることができるとともに、しかもその際に音質劣化を生じないものとなっている。1ビットD/A変換器33は第2世代CD1bからの再生データに対応する動作を行なうD/A変換器であるため、第2世代CD1bについては全く問題ないが、これを第1世代CD1aからの再生データにも兼用するためには、第1世代CDデコーダ28からの、 $fs/16$ ビットのデータを、 $64fs/1$ ビットのデータに変換しなければならない。ところが、これについても、サンプリング周波数が整数倍であるため、オーバーサンプリングフィルタ30で64倍にオーバーサンプリングし、 $\Delta\Sigma$ 変調回路31で1ビットに変換するのみで対応でき、サンプリングレートコンバータは必要なく、従ってジッター発生の要因は無いため、第1世代CD1aについても音質劣化

が生ずることはない。

【0040】図4は再生装置としての他の構成例を示すものである。なお、図3と同一機能部分は同一符号を付し、説明を省略する。この場合、D/A変換器36はクロックCK₁により動作する、サンプリング周波数 f_s 対応のものとされている。従って第1世代CD1aが再生される際には、第1世代CDデコーダ28から出力される $f_s/16$ ビットの再生データは、スイッチ32を介してそのままD/A変換器36に供給されることで、アナログ音声データとされる。

【0041】一方、第2世代CD1bが再生される際には、第2世代CDデコーダ29から出力される $64f_s/1$ ビットの再生データは、デシメーションフィルタ35により64:1のデシメーション処理が行なわれ、 $f_s/16$ ビットの再生データに変換される。そしてスイッチ32を介してA/D変換器36に供給されることで、アナログ音声データとされる。

【0042】この場合も、図3の再生装置と同様に、簡易なクロック系/再生系によりコンパチビリティを実現することができるとともに、D/A変換器36の共用による音質劣化はない。つまり、デシメーションフィルタ35による処理においてジッター成分が生じる余地が無いためである。

【0043】なお、実施の形態としては現行のCDシステムを第1世代CD1aとし、これに対して整合性のとれた第2世代CD1bについて説明したが、必ずしもCDシステムでなくとも本発明を採用できる。例えばデジタルテープレコーダシステムにおいて、44.1KHzの整数倍のサンプリング周波数を採用する記録再生システムを実現することもできる。

【0044】また、サンプリング周波数が32KHz、48KHzとされている記録再生システムにおいて本発明を応用し、サンプリング周波数を $32\text{KHz} \cdot n$ 又は $48\text{KHz} \cdot n$ （ただし n は整数）とするようなシステムを構築することもできる。特に映像記録/再生などでは48KHz $\cdot n$ というサンプリング周波数が次世代メディアとして好適な場合が考えられる。

【0045】

【発明の効果】以上説明したように本発明では、サンプリング周波数を44.1KHzの n 倍（ただし n は整数）としたデジタルオーディオデータを記録する記録媒体、及びこれに対応する記録装置、再生装置を提供するものであり、このようにサンプリング周波数を高くすることで高音質化を実現できる。特に、記録データについて1ビットで $\Delta\Sigma$ 変調を実行することにより、サンプリング周波

数をより高い周波数に設定することが可能となり、高音質化は十分なものとなる。

【0046】そしてさらに、サンプリング周波数は現行のCD方式などで採用されている44.1KHzの整数倍とすることで、現行方式との間で整合性がよい。特に本発明の記録媒体と現行記録媒体とでの互換性を考えた場合に、サンプリング周波数が整数比となっていることで、再生装置としては回路構成をさほど複雑化することなく互換性を実現できる。またサンプリングレートコンバータも不要であるため、ジッターに起因する音質劣化も発生しない。同様に記録装置でも整合性がよく、ジッターに起因する音質劣化がない状態で、同一の音源について本発明の記録媒体及び現行の記録媒体の両方を容易に制作できる。

【図面の簡単な説明】

【図1】本発明の実施の形態の記録装置のブロック図である。

【図2】実施の形態の記録装置における各段階での信号の周波数スペクトラムの説明図である。

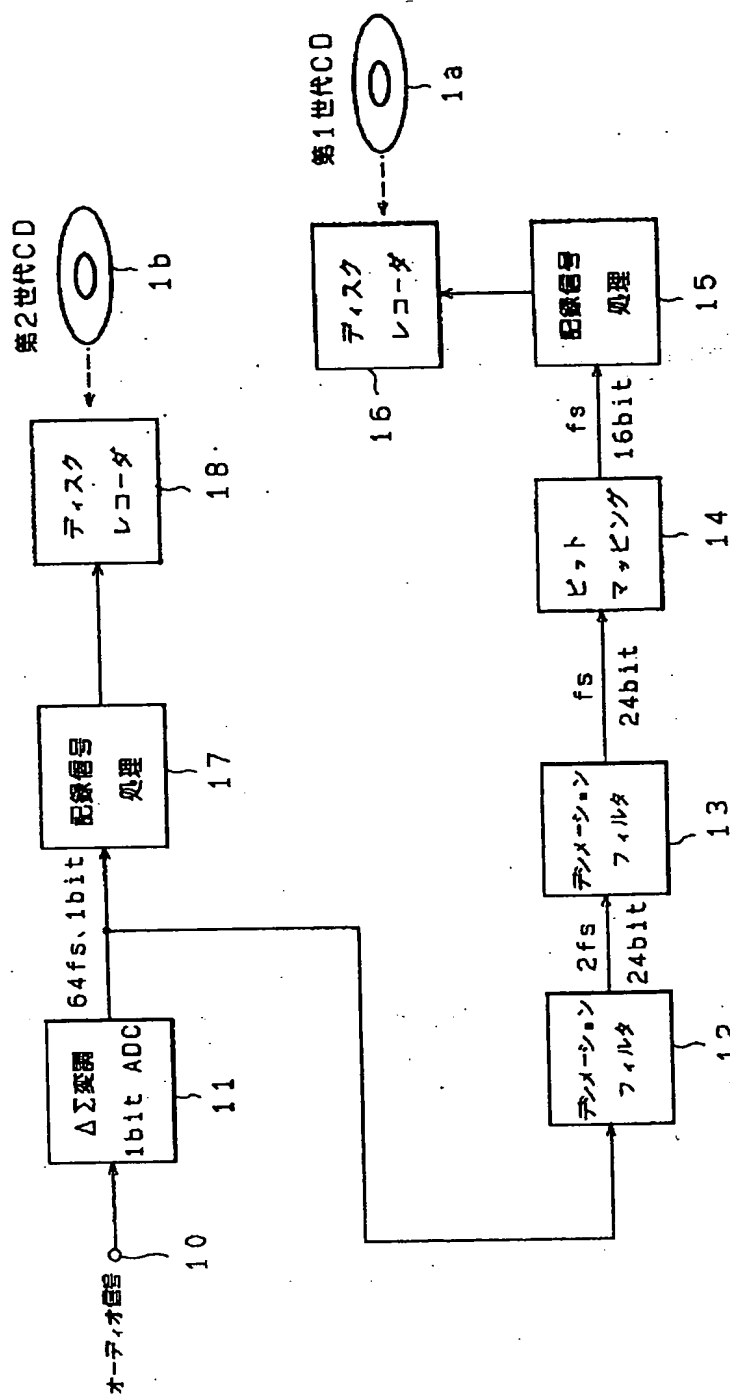
【図3】本発明の実施の形態の再生装置のブロック図である。

【図4】本発明の実施の形態の他の再生装置のブロック図である。

【符号の説明】

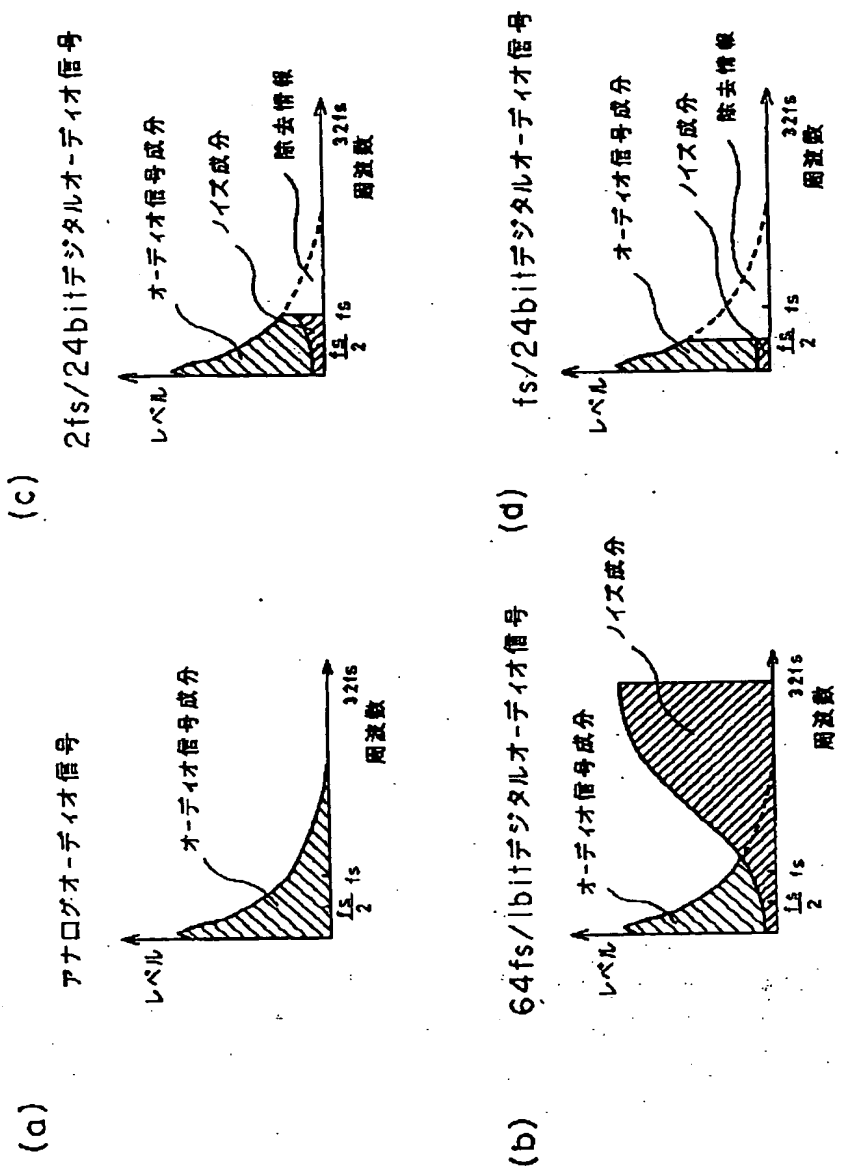
- 1 ディスク
- 1a 第1世代CD
- 1b 第2世代CD
- 11 $\Delta\Sigma$ 変調1ビットA/D変換器
- 12, 13, 35 デシメーションフィルタ
- 15, 17 記録信号処理部
- 14 ビットマッピング
- 16, 18 ディスクレコーダ
- 21 ピックアップ
- 22 ディスク判別部
- 23 オシレータ
- 24, 27 分周器
- 25 モータコントローラ
- 26 スピンドルモータ
- 28 第1世代CDデコーダ
- 29 第2世代CDデコーダ
- 30 オーバーサンプリングフィルタ
- 31 $\Delta\Sigma$ 変調回路
- 32 スイッチ
- 33 1ビットD/A変換器
- 36 D/A変換器

【図1】

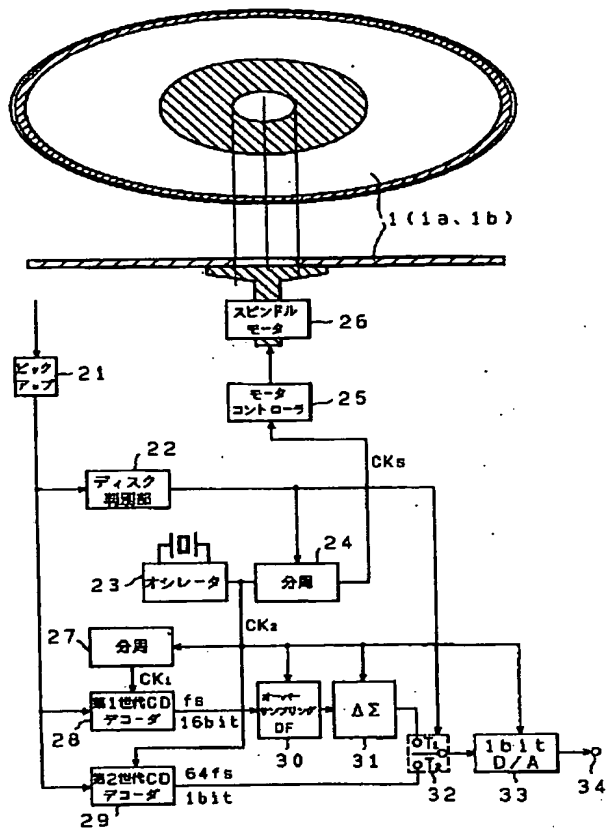


(8)

【図2】



【図3】



【図4】

